

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

JC825 U.S. PTO
09/756793
01/10/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 1月11日

出 願 番 号

Application Number:

特願2000-002134

出 願 人

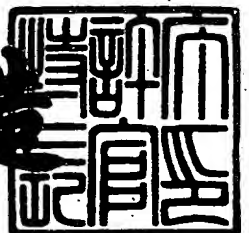
Applicant (s):

富士通株式会社

2000年 8月11日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



BEST AVAILABLE COPY

【書類名】 特許願

【整理番号】 0050006

【提出日】 平成12年 1月11日

【あて先】 特許庁長官殿

【国際特許分類】 H04L 27/00

【発明の名称】 A G C回路及びデータ通信装置

【請求項の数】 5

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 加来 尚

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 宮澤 秀雄

【特許出願人】

 【識別番号】 000005223

 【氏名又は名称】 富士通株式会社

【代理人】

 【識別番号】 100108202

 【弁理士】

 【氏名又は名称】 野澤 裕

 【電話番号】 044-754-3035

【手数料の表示】

 【予納台帳番号】 011280

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9913421

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 AGC回路及びデータ通信装置

【特許請求の範囲】

【請求項 1】

第一の誤差計算回路と第二の誤差計算回路とを備えるとともに、

第一の誤差計算回路出力の値を判定する判定手段を備え、

前記第一の誤差計算回路の値が予め定められた値よりも大きい場合には、第一の誤差計算回路出力結果に基づいて利得制御を行い、前記第一の誤差計算回路出力の値が予め定められた値よりも小さい場合には、第二の誤差計算回路出力結果に基づいて利得制御を行うことを特徴とする、AGC回路。

【請求項 2】

前記AGC回路において、

誤差計算回路の出力経路にはそれぞれ乗算器が設けられ、

前記判定手段により選択された誤差計算回路の乗算器では、誤差計算回路出力に対して1. 0が乗算されるとともに、

選択されなかった誤差計算回路の乗算器では、誤差計算回路出力に対して0. 0が乗算されることを特徴とする、請求項1記載のAGC回路。

【請求項 3】

前記AGC回路において、

誤差計算回路の出力経路にはそれぞれAND回路が設けられ、

前記判定手段により選択された誤差計算回路では、誤差計算回路出力と1. 0のANDが取られるとともに、

選択されなかった誤差計算回路では、誤差計算回路出力と0. 0のANDが取られることを特徴とする、請求項1記載のAGC回路。

【請求項 4】

等化器と、前記等化器出力の自動利得制御を行う自動利得制御回路とを備えたデータ通信装置において、

前記自動利得制御回路は、それぞれ異なる動作をする第一の誤差計算回路と第二の誤差計算回路と、前記第一の誤差計算回路あるいは第二の誤差計算回路のタ

ップ値を判定する手段とを備え、

前記判定手段により、前記第一の誤差計算回路あるいは第二の誤差計算回路のタップ値と所定の値との大小関係を判別し、その結果に基づいて、第一の誤差計算回路と前記第二の誤差計算回路とを切り替えて自動利得制御を行うことを特徴とする、データ通信装置。

【請求項 5】

前記 A G C 回路において、前記タップ値が $+/-1$ d B を超える場合に第一あるいは第二の誤差計算回路の一方により自動利得制御を行い、前記タップ値が $+/-1$ d B を超えない場合に第一あるいは第二の誤差計算回路の他方により自動利得制御を行うことを特徴とする、請求項 4 記載のデータ通信装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明はデータ通信装置に関し、特に等化器出力の平均レベルを一定にする A G C 回路を備えたデータ通信装置に関する。

【 0 0 0 2 】

また、本発明は A G C 回路に関する。

【 0 0 0 3 】

【従来の技術】

従来より、データ通信装置では A G C (Automatic Gain Control) 回路を用いて、入力する信号（等化器出力）の平均レベルを一定にすることが行われている。

【 0 0 0 4 】

従来の A G C 回路では、大きくわけて 2 通りの回路が知られている。

【 0 0 0 5 】

一つ目は、入力信号を二乗し、予め決められたリファレンス（アイパターンの平均パワー）から二乗された信号を減算、その結果のエラーを積分して、積分結

果を入力信号に対して乗算するというものである。これにより、出力レベルが一定となる。等化回路は、図3に図示される。

【0006】

もう一方は、入力信号（アイパターン）の判定点と乗算した場合に一点となるような信号（正規化信号）と入力信号とを乗算し、その結果のリアル成分を一点のリアル成分から減算、その結果のエラーを積分して積分結果を入力信号に乗算するというものである。等化回路は図4に図示される。

【0007】

図5は、アイパターンと判定面の例を示す図面である。図5の場合には16点の信号点が判定面上に配置された例が図示されている。また、図6は図5に図示された判定点と、正規化信号との関連を示す図面である。例えば図6のエリア「0」の場合には、判定点は「-3. 0、3. 0」であり、正規化信号は「-0. 333、-0. 333」である。この場合、判定点と正規化信号との乗算結果は「2. 0、0. 0」となる。

【0008】

【発明が解決しようとする課題】

しかしながら、従来のAGC回路では、下記のような問題が生じていた。

【0009】

第一番目の方法では、入力信号の平均パワーからの誤差を積分する構成を採用している。そのため、AGC回路に平均パワーに比べて小さい信号や大きい信号が入力した場合、大きな誤差が積分されてしまう。従って、積分結果が入力信号に追従して変動してしまうことになる。これを回避するためには、図3中の積分時間を決定するパラメータ α を小さくする必要がある。しかし、このパラメータ α を小さくした場合、積分時間が長くなり、その分AGC回路出力が収束するまでに長い時間を要する。

【0010】

一方、第二番目の方法では、正規間信号と入力信号との乗算結果のリアル成分の誤差を積分している。このため、例えば図7に図示されるようにアイパターン

が本来のアイパターンの半分の大きさとなった場合、引込み動作時に本来の大きさのアイパターンには戻らず、半分の大きさのまま固まってしまう疑似引込みを起こす可能性が生じてしまう。

【 0 0 1 1 】

本発明は、このような従来の A G C 回路の問題点を解決するためになされたものである。

【 0 0 1 2 】

【課題を解決するための手段】

上記の課題を解決するために、本発明は、第一の誤差計算回路と第二の誤差計算回路とを備えるとともに、第一の誤差計算回路出力の値を判定する判定手段を備え、第一の誤差計算回路の値が予め定められた値よりも大きい場合には第一の誤差計算回路出力結果に基づいて利得制御を行い、第一の誤差計算回路出力の値が予め定められた値よりも小さい場合には第二の誤差計算回路出力結果に基づいて利得制御を行うことを特徴とする。

【 0 0 1 3 】

また、本発明は、誤差計算回路の出力経路にはそれぞれ乗算器が設けられ、判定手段により選択された誤差計算回路の乗算器では誤差計算回路出力に対して 1 . 0 が乗算されるとともに、選択されなかった誤差計算回路の乗算器では誤差計算回路出力に対して 0 . 0 が乗算されることを特徴とする。

【 0 0 1 4 】

一方、本発明では、誤差計算回路の出力経路にはそれぞれ AND 回路が設けられ、判定手段により選択された誤差計算回路では誤差計算回路出力と 1 . 0 の AND が取られるとともに、選択されなかった誤差計算回路では誤差計算回路出力と 0 . 0 の AND が取られることを特徴とする。

【 0 0 1 5 】

更に、本発明では、等化器と等化器出力の自動利得制御を行う自動利得制御回路とを備えたデータ通信装置において、自動利得制御回路はそれぞれ異なる動作をする第一の誤差計算回路と第二の誤差計算回路と、第一の誤差計算回路あるい

は第二の誤差計算回路のタップ値を判定する手段とを備え、判定手段により第一の誤差計算回路あるいは第二の誤差計算回路のタップ値と所定の値との大小関係を判別し、その結果に基づいて第一の誤差計算回路と前記第二の誤差計算回路とを切り替えて自動利得制御を行う。

【 0 0 1 6 】

また、本発明は特に、タップ値が $+/-1$ dBを超える場合に第一あるいは第二の誤差計算回路の一方により自動利得制御を行い、タップ値が $+/-1$ dBを超えない場合に第一あるいは第二の誤差計算回路の他方により自動利得制御を行うことを特徴とする。

【 0 0 1 7 】

【発明の実施の形態】

図 1 は、本発明の一実施形態が適用される装置の例を図示する図面であり、モデムの内部構成が図示されている。

【 0 0 1 8 】

送信データ (SD) は、モデムに入力した後、信号点発生部に入力し、入力データに対応する信号点が発生される。その後、ロールオフフィルタ (ROF) やを介して変調部に転送され、変調された後に送信信号として通信回線に出力される。

【 0 0 1 9 】

一方、通信回線から受信した受信信号は、線路等化器 (LEQ) を介して装置に入力し、復調部で復調された後ロールオフフィルタ、等化器 (EQL) を介して AGC 回路に入力し、判定部で信号点判定がなされた後受信データ (RD) として外部に出力される。

【 0 0 2 0 】

図 2 は、本実施形態による AGC 回路の構成を示す図面である。図において、二重線はベクトル信号を、直線はスカラー信号をそれぞれ示す。

【 0 0 2 1 】

AGC 回路に入力した等化器出力は、二つに分岐される。一方は二乗回路に入

力し、レファレンス信号 (R e f 1) との差分が算出される (1)。そして、その誤差が積分され (a)、入力信号と乗算される。

【 0 0 2 2 】

A G C 回路に入力した信号の他方は、正規化信号と乗算され、レファレンス信号 (R e f 2) との差分が算出される (2)。

【 0 0 2 3 】

ここで、信号 1、2、a は判定部に入力する。判定部では、信号 a の大小関係を判定する。ここで、信号 a が $+/-1\text{ dB}$ 以下である場合には、判定部は信号 1 を選択して出力する。一方、信号 a が $+/-1\text{ dB}$ 以上である場合、判定部は信号 2 を選択して出力する。このように選択して出力された信号 (b) は、積分された後等化器出力に対して乗算される。

【 0 0 2 4 】

ここで、引込みの初期段階では、二乗回路を用いた A G C 回路による制御が実行される。この場合には、疑似引込みが発生する可能性が極めて低くなる。また、信号振幅の誤差が $+/-1\text{ dB}$ のレンジ内に引き込んだ場合には、正規化信号との乗算を行う A G C 回路による制御が行われる。これによって、入力信号に追従した変動が小さくなり、より正確な利得制御を行うことが可能となる。

【図面の簡単な説明】

【図 1】 本発明の一実施形態が適用される装置の例。

【図 2】 一実施形態による A G C 回路の等価回路を示す図。

【図 3】 従来の A G C 回路その 1 を示す図。

【図 4】 従来の A G C 回路のその 2 を示す図。

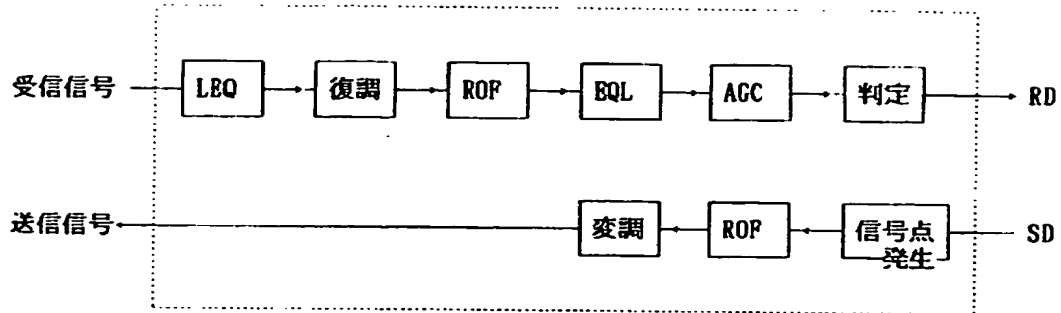
【図 5】 アイパターンと判定面の例を示す図。

【図 6】 判定点と正規化信号との関係を示す図。

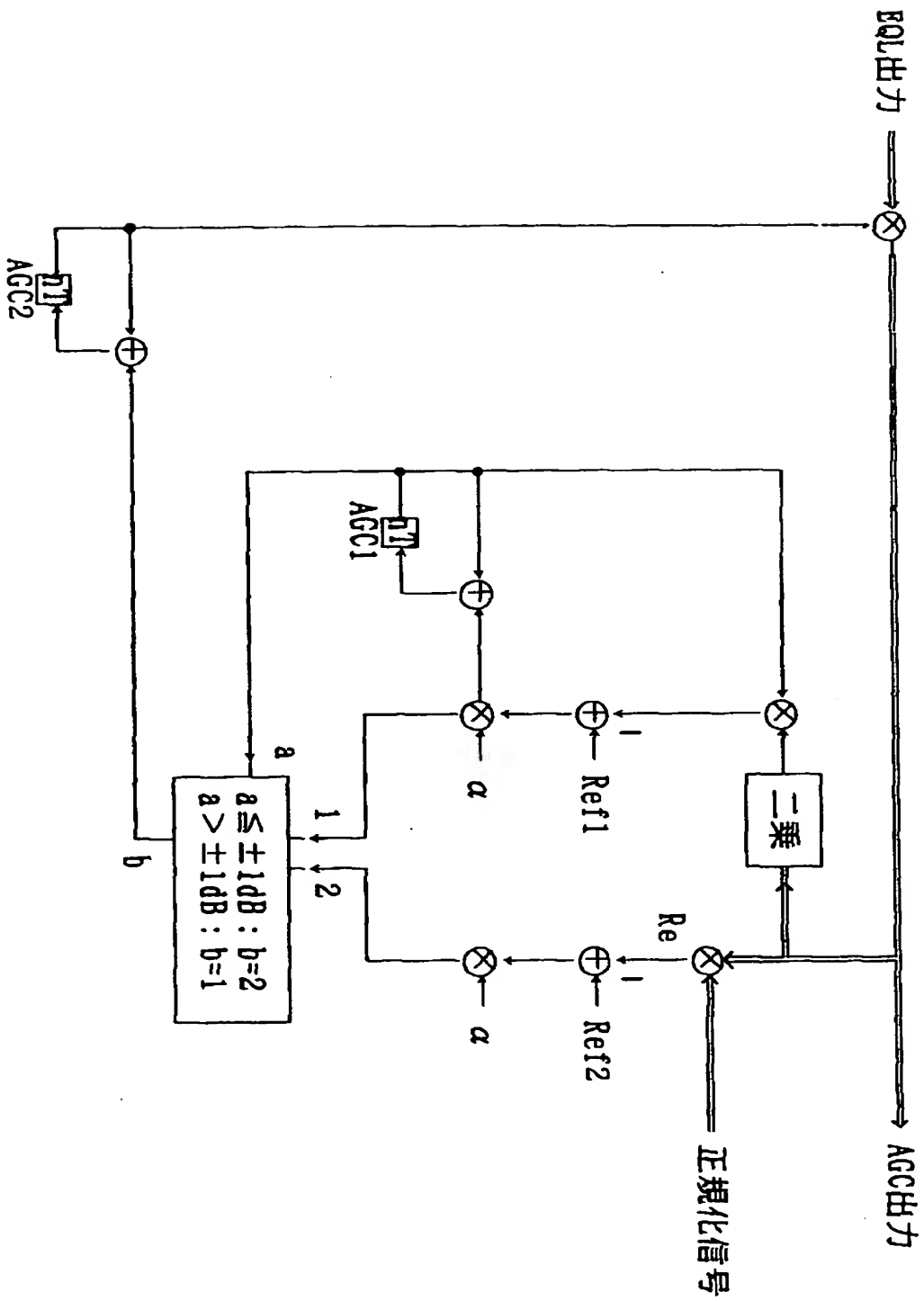
【図 7】 疑似引込みを起こしたアイパターンを示す図。

【書類名】 図面

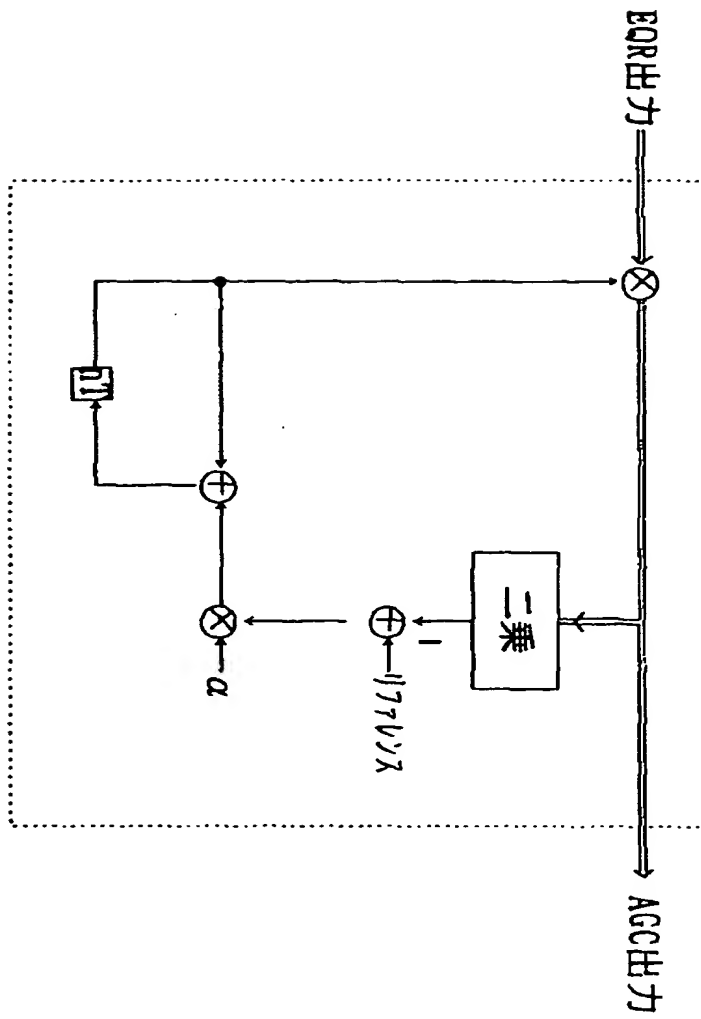
【図 1】



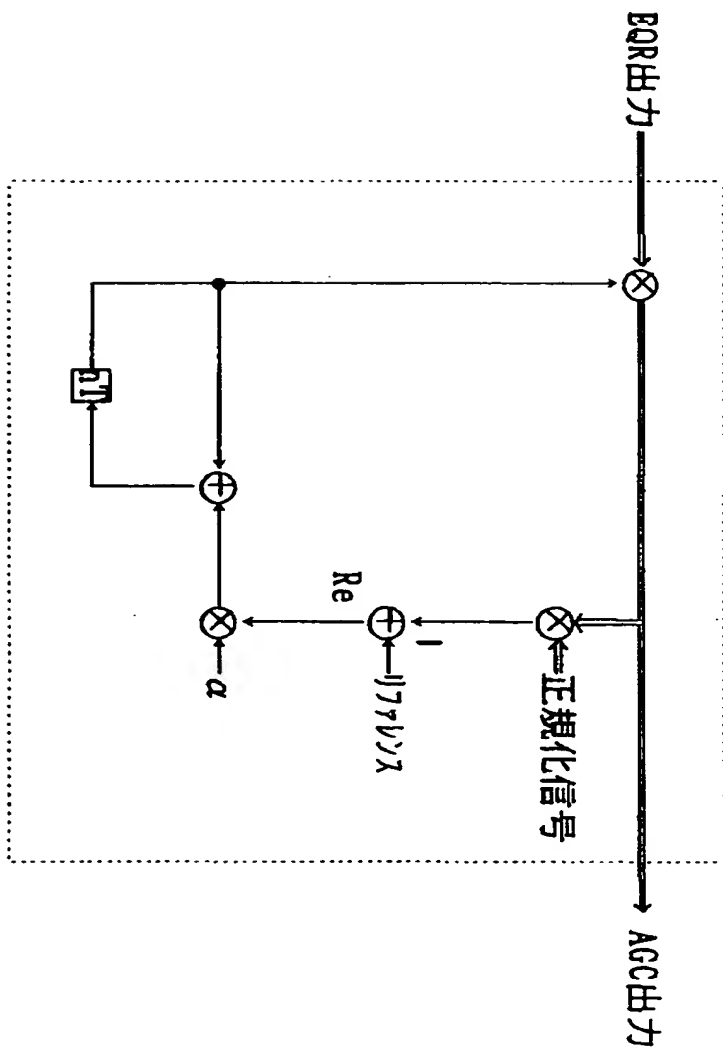
【図 2】



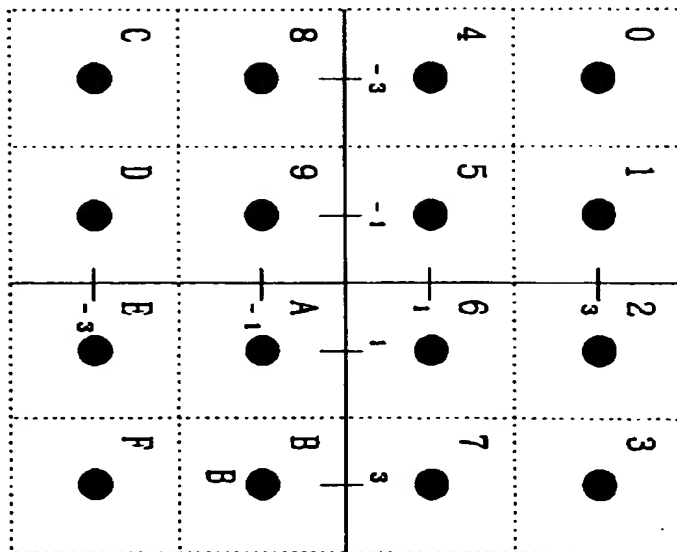
【図3】



【図 4】



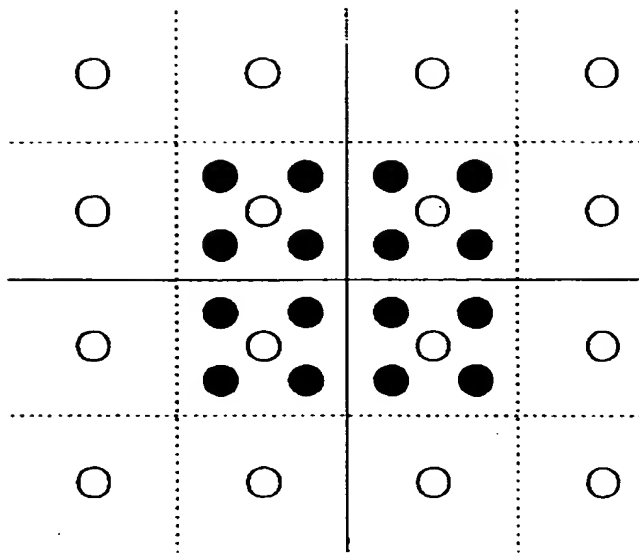
【図5】



【図6】

エリア	判定点	正規化信号	判定点×正規化信号
0	-3.0 , 3.0	-0.333, -0.333	2.0 , 0.0
1	-1.0 , 3.0	-0.2 , -0.6	2.0 , 0.0
2	1.0 , 3.0	0.2 , -0.6	2.0 , 0.0
3	3.0 , 3.0	0.333, -0.333	2.0 , 0.0
4	-3.0 , 1.0	-0.6 , -0.2	2.0 , 0.0
5	-1.0 , 1.0	-1.0 , -1.0	2.0 , 0.0
6	1.0 , 1.0	1.0 , -1.0	2.0 , 0.0
7	3.0 , 1.0	0.6 , -0.2	2.0 , 0.0
8	-3.0 , -1.0	-0.6 , 0.2	2.0 , 0.0
9	-1.0 , -1.0	-1.0 , 1.0	2.0 , 0.0
A	1.0 , -1.0	1.0 , 1.0	2.0 , 0.0
B	3.0 , -1.0	0.6 , 0.2	2.0 , 0.0
C	-3.0 , -3.0	-0.333, 0.333	2.0 , 0.0
D	-1.0 , -3.0	-0.2 , 0.6	2.0 , 0.0
E	1.0 , -3.0	0.2 , 0.6	2.0 , 0.0
F	3.0 , -3.0	0.333, 0.333	2.0 , 0.0

【図 7】



●: 入力信号点
○: 本来の信号点

【書類名】 要約書

【要約】

【目的】 本発明は、自動利得制御を行う A G C 回路に関し、疑似引込みや入力信号に追従した出力の変動を防止することを目的としている。

【構成】 第一の誤差計算回路のタップ値 a が所定値 ($+/-1 \text{ dB}$) を超えるかを判定する。所定値を超える場合には第一の誤差計算回路出力 (1) を、所定値を超えない場合には第二の誤差計算回路出力 (2) を、それぞれ選択して出力する。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 2 2 3]

1. 変更年月日	1 9 9 6 年 3 月 2 6 日
[変更理由]	住所変更
住 所	神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号
氏 名	富士通株式会社